**Prova di Architettura e Progetto dei Calcolatori – prof. Barbareschi – Esempio di prova scritta**

Un sistema è composto da 3 unità, A, B, e C. A è collegato in ricezione a B mediante una periferica PIA P1 e in ricezione a C mediante una periferica USART S1. Una volta inizializzate le periferiche, A si mette in attesa di messaggi da B e C, che possono arrivare in qualsiasi momento. Il primo carattere X in arrivo ad A stabilisce la dimensione del messaggio che dovrà essere ricevuto e memorizzato da entrambi i nodi, e l’ordine con cui dovrà essere effettuata la memorizzazione nel caso di invio contemporaneo da parte di B e C (es. se il primo carattere è ricevuto da B e contiene il numero intero 10 codificato su un byte, vuol dire che A dovrà ricevere prima 10 caratteri da B e poi 10 caratteri da C). Terminata la ricezione della coppia di messaggi, la logica si ripete identica: A riceve un nuovo valore X e una nuova coppia di messaggi. Nella gestione dell’ordine di arrivo A deve assicurarsi che un nodo non abbia la precedenza per più di 3 volte consecutive: ad es., se A riceve X prima dal nodo B per la quarta volta consecutiva, il valore sarà scartato e A attenderà di riceverlo da C.

Si progetti e implementi **l’unità A nell’ipotesi che le interruzioni abbiano tutte la stessa priorità** specificando:

1. *Architettura complessiva*: componenti (CPU, memoria, bus, dispositivi) e relative interconnessioni
2. *Protocolli*: diagrammi temporali che rappresentino i principali protocolli di comunicazione utilizzati fra i dispositivi (ad es. i protocolli utilizzati per la scrittura e/o la lettura su/da periferica parallela e seriale).
3. *Mappa della memoria*: rappresentazione schematica del contenuto della memoria RAM e ROM.
4. *Descrizione testuale delle condizioni di funzionamento considerate, delle eventuali assunzioni semplificative, dei possibili conflitti e dei meccanismi usati per garantire lo svolgimento della logica prevista dall’esercizio (es. è stato usato un flag che…);*
5. *Descrizione della logica implementata* mediante diagramma a blocchi o pseudocodice o automa;
6. *Implementazione* Assembly Motorola 68000.

Dopo aver sviluppato l’intero progetto, si illustri come cambierebbero l’architettura complessiva e la logica del driver se venisse inserito un PIC e un DMA (lo studente scelga la configurazione più opportuna) specificando le eventuali modifiche necessarie alla logica del programma.